



#5  
2100  
2631  
11-15-01

500.39945X00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants: Y. KOKURYO, et al  
Serial No.: 09/819,709  
Filing Date: March 29, 2001  
For: AUTOMATIC EQUALIZATION CIRCUIT AND RECEIVER  
CIRCUIT USING THE SAME  
Art Unit: Not yet assigned  
Attention: Box Missing Parts

RECEIVED  
NOV 09 2001  
Technology Center 2600

LETTER CLAIMING RIGHT OF PRIORITY

Assistant Commissioner for Patents November 7, 2001  
Washington, D.C. 20231

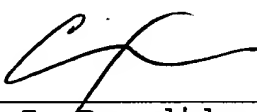
Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55,  
applicants hereby claim the right of priority based on:

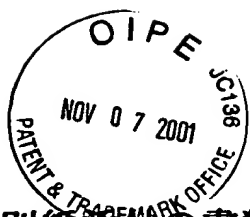
**Japanese Application No. 2000-094670**  
**Filed: March 30, 2000**

A certified copy of said application document is attached  
hereto.

Respectfully submitted,

  
\_\_\_\_\_  
Carl I. Brundidge  
Registration No. 29,621  
ANTONELLI, TERRY, STOUT & KRAUS, LLP

CIB/jdc  
Enclosures  
703/312-6600



日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 3月30日

出 願 番 号

Application Number:

特願2000-094670

出 願 人

Applicant(s):

株式会社日立国際電気  
日本放送協会

RECEIVED

NOV 09 2001

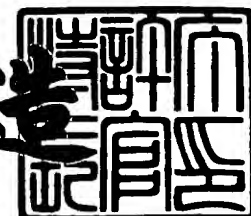
Technology Center 2100

33  
(5)  
(5)  
2  
11/11

2001年 6月11日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3054072

【書類名】 特許願

【整理番号】 HD240

【提出日】 平成12年 3月30日

【あて先】 特許庁長官殿

【国際特許分類】 H04J 1/00

【発明者】

    【住所又は居所】 東京都小平市御幸町 3 2 番地 日立電子株式会社 小金井工場内

    【氏名】 国領 賀郎

【発明者】

    【住所又は居所】 東京都小平市御幸町 3 2 番地 日立電子株式会社 小金井工場内

    【氏名】 塚本 信夫

【発明者】

    【住所又は居所】 東京都世田谷区砧一丁目 1 0 番 1 1 号 日本放送協会放送技術研究所内

    【氏名】 濱住 啓之

【特許出願人】

    【識別番号】 000005429

    【氏名又は名称】 日立電子株式会社

【特許出願人】

    【識別番号】 000004352

    【氏名又は名称】 日本放送協会

【代理人】

    【識別番号】 100078134

    【弁理士】

    【氏名又は名称】 武 顕次郎

    【電話番号】 03-3591-8550

【手数料の表示】

【予納台帳番号】 006770

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9107310

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 自動等化回路

【特許請求の範囲】

【請求項 1】 データ信号と自動等化器用のトレーニング信号を交互に受信し、受信されたトレーニング信号に基づいて、データ信号の復調に必要な等化特性を自動的に更新設定する方式の自動等化回路において、

データ再生用の自動等化器と等化トレーニング用の自動等化器とを設け、

前記トレーニング信号が受信されたとき、それを逐次一旦メモリに格納した上で所定の時点で逐次読出し、前記等化トレーニング用の自動等化器を用いて等化特性を更新する処理を実行し、この更新結果を前記データ再生用の自動等化器に逐次設定することにより前記データ信号の復調に必要な等化特性が更新されて行くように構成したことを特徴とする自動等化回路。

【請求項 2】 請求項 1 に記載の発明において、

前記データ再生用の自動等化器の入力に、トレーニング信号とデータ信号の 1 回分の伝送に要する時間と同じ遅延時間を有する遅延回路が設けられていることを特徴とする自動等化回路。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、多値デジタル変調信号の復調回路における等化回路に係り、特に、トレーニング信号により等化特性を自動的に設定する方式の自動等化回路に関する。

【 0 0 0 2 】

【従来の技術】

多値デジタル変調方式による信号伝送システムも含めて、どのような伝送系でも、波形歪みやエコーなどは少ないに越したことはなく、このため、従来から、多値デジタル変調方式の復調回路に自動等化器を適用した例が知られているが、このような多値デジタル変調方式の従来技術による復調回路における自動等化回路の一例について、図 5 のブロック図により説明する。

## 【 0 0 0 3 】

この図 5 に示した自動等化回路では、まず受信された搬送波周波数  $f$  の変調波信号は、アナログ BPF (帯域ろ波器) 1 に入力され、ここで帯域制限された上で AGC (自動利得制御部) 2 により、受信されたときのレベルにかかわらず、一定のレベルにされてから A/D コンバータ (アナログ-デジタル変換器) 3 に入力され、デジタル化されて受信電力計算部 4 と乗算器 5 A、5 B に供給される。

## 【 0 0 0 4 】

そして、受信電力計算部 4 では、A/D コンバータ 3 から出力されるデジタル信号に基づいて、受信された信号のレベルが計算され、それが AGC 2 の制御入力にフィードバックされ、この結果、A/D コンバータ 3 には、結果的に一定レベルにされたデジタル信号が入力されるようになる。

## 【 0 0 0 5 】

乗算器 5 A、5 B に入力されたデジタル信号は、ここで正弦波発生器 7 から供給されている周波数  $f$  の搬送波信号と夫々乗算され、同相成分 (I 成分) と直交成分 (Q 成分) が取り出される。

このとき、乗算器 5 A には、正弦波発生器 7 から直接搬送波信号が供給されるが、乗算器 5 B には位相シフト器 6 を介して  $\pi/2$  位相シフトされた搬送波信号が供給され、直交復調される。

## 【 0 0 0 6 】

ここで乗算器 5 A に入力される正弦波信号は、 $\cos(\omega t)$  として表わし、乗算器 5 B に入力される正弦波信号は、 $\sin(\omega t)$  として表わす。

なお、 $\omega = 2\pi f$  である。

乗算器 5 A、5 B から出力された同相成分 (I 成分) と直交成分 (Q 成分) は、夫々ローパスフィルタ 8 A、8 B により波形整形され、出力信号  $I_r$ 、 $Q_r$  として取り出されて自動等化器 9 に供給される。

## 【 0 0 0 7 】

そして、この自動等化器 9 により等化されたデータ信号  $I_a$ 、 $Q_a$  が識別器 10 に入力され、ここで送信側で送った送信点を識別し、この識別結果がデータ信号  $I_d$ 、 $Q_d$  として出力され、これらが P/S 変換器 (並列/直列変換器) 11 に

より直列信号に変換され、復調された受信データが得られることになる。

#### 【 0 0 0 8 】

ここで、自動等化器 9 は、伝送路での伝送信号に与えられてしまう波形歪みやエコーなどの影響を除去するために受信した信号を等化する働きをするものであるが、このためには、自動等化器 9 に予め所定の等化特性を設定しておく必要がある。

#### 【 0 0 0 9 】

ここで、この自動等化器 9 としては同相成分と直交成分とからなる複素数で演算を行なう構成によるものが一般的であり、その一例を図 6 により説明する。

この図 6 に示した自動等化器 9 は、2 個の加算器 1 8 A、1 8 B と、4 個のトランスバーサルフィルタ 1 9 A ～ 1 9 D で構成されたもので、入力と出力の関係は、次のようになっている。

#### 【 0 0 1 0 】

いま、各トランスバーサルフィルタ 1 9 A ～ 1 9 D のタップ係数をそれぞれ図のように  $C_i$ 、 $C_q$  とする。さらに、 $I_r$ 、 $Q_r$  の値をそれぞれ  $I_r$ 、 $Q_r$  と表わすこととすると、信号複素数で表わした入力信号の値  $(I_r + j \cdot Q_r)$  と伝達特性  $C_i$ 、 $C_q$  の関係は、次の式で表わせる。

#### 【 0 0 1 1 】

$$\begin{aligned} (I_r + j \cdot Q_r) \cdot (C_i + j \cdot C_q) \\ = (I_r \cdot C_i - Q_r \cdot C_q) + j \cdot (I_r \cdot C_q + Q_r \cdot C_i) \end{aligned}$$

よって、出力信号  $I_a$ 、 $Q_a$  の値は、入力信号  $I_r$ 、 $Q_r$  と伝達特性  $C_i$ 、 $C_q$  により次式で表わせ、従って、伝達特性  $C_i$ 、 $C_q$  を変えることにより、入力信号  $I_r$ 、 $Q_r$  に対する出力信号  $I_a$ 、 $Q_a$  の特性、つまり等化特性を変えることができる。

#### 【 0 0 1 2 】

$$\begin{aligned} I_a &= I_r \cdot C_i - Q_r \cdot C_q \\ Q_a &= I_r \cdot C_q + Q_r \cdot C_i \end{aligned}$$

ここで、自動等化器 9 の各トランスバーサルフィルタ 1 9 A ～ 1 9 D は、何れも、図 7 に示すように、 $(N - 1)$  個の遅延素子 1 9 1 と、 $N$  個の乗算器 1 9 2、

それに総和器 1 9 3 からなる一般的なもので、その伝達特性  $C_i$ 、 $C_q$  は、各乗算器 1 9 2 に設定される係数  $C_1 \sim C_N$  により設定されるが、これらの係数はタップ係数と呼ばれており、自動等化器 9 は、これらのタップ係数の更新により等化特性が設定されるようになっている。

#### 【 0 0 1 3 】

そこで、この等化特性の設定は、次のようにして行われる。

すなわち、所定のフォーマットのトレーニング信号と呼ばれる信号を基準の信号として設定しておき、本来のデータ信号の伝送開始に先立って、まず、このトレーニング信号が送信側から受信側に送信されるようにし、これにより上記した等化特性の設定を行い、設定完了後、本来のデータ信号の伝送処理に移行するのである。

#### 【 0 0 1 4 】

このとき、受信側では、受信されたトレーニング信号を、トレーニング信号発生器 1 4 から発生されているトレーニング信号と比較し、その差を誤差としてこの誤差に応じて自動等化器 9 の等化特性を変えて行き、その誤差が最も小さくなったとされたところで、その等化特性を自動等化器 9 に設定するようになっている。

#### 【 0 0 1 5 】

このため、図 5 に示すようにトレーニング信号同期検出器 1 2 とスイッチ回路 1 5 A、1 5 B、それに加算器 1 6 A、1 6 B を設け、トレーニング信号が受信され、それがトレーニング信号同期検出器 1 2 で検出されたらスイッチ回路 1 5 A、1 5 B を接点 b 側に切換えると共に、タップ係数更新器 1 3 に検出信号を供給し、上に述べたような等化特性を変えていくことを開始するようにしてある。

#### 【 0 0 1 6 】

この結果、送信側から送信されたトレーニング信号が受信側で検出されている間は、自動等化器 9 の出力信号  $I_a$ 、 $Q_a$  が加算器 1 6 A、1 6 B に供給されるが、このとき加算器 1 6 A、1 6 B の減算入力には、送信側で発生されているトレーニング信号のフォーマットと同じフォーマットのトレーニング信号  $I_t$ 、 $Q_t$  がトレーニング信号発生器 1 4 から供給されている。



## 【 0 0 1 7 】

そこで、これらの加算器 1 6 A、1 6 B の出力には、自動等化器 9 の出力  $I_a$ 、 $Q_a$  と、基準トレーニング信号  $I_t$ 、 $Q_t$  の夫々の差である等化誤差信号  $E_i$ 、 $E_q$  が取り出される。これにより、タップ係数更新器 1 3 は、これら加算器 1 6 A、1 6 B の出力信号を等化誤差信号  $E_i$ 、 $E_q$  として入力し、所定の最小誤差法による等化処理アルゴリズムに従って自動等化器 9 のタップ係数を更新する。

## 【 0 0 1 8 】

このタップ係数は、上述の図 7 に示されている  $N$  個の乗算器 1 9 2 に与えられている係数  $C_1 \sim C_N$  のことで、これらの各タップ係数  $C_1 \sim C_N$  を以下に示す式に従って、等化誤差値  $E$  が最小になるように更新して行くことにより、必要な等化が与えられた出力信号  $I_a$ 、 $Q_a$  が得られることになる。

## 【 0 0 1 9 】

$$C_N^{(T+1)} = C_N^{(T)} - g \cdot X^* \cdot E$$

$$X^* : \text{入力信号の複素共役数} = I_r - j \cdot Q_r$$

$$E : E_i + j \cdot E_q = (I_a - I_d) + j \cdot (Q_a - Q_d)$$

$$g : \text{定数 (スカラー量)}$$

$$C_N^{(T)} : \text{時刻 } T \text{ におけるタップ係数 } C_1 \sim C_N$$

$$C_N^{(T+1)} : \text{時刻 } T+1 \text{ におけるタップ係数 } C_1 \sim C_N$$

ここで、 $j$  は複素数の虚数部を表わす。

## 【 0 0 2 0 】

なお、この等化特性設定のアルゴリズムの詳細については、例えば次の文献に開示されている。

電子通信学会編、宮川 洋 外著

『デジタル信号処理』

昭和 5 0 年 1 1 月、p p 2 3 1 ~ 2 4 3

タップ係数更新器 1 3 によるタップ係数値の更新処理は  $1 / \text{変調速度の周期}$  で実施され、この所定の周期毎に繰り返され、この結果、等化誤差  $E_i$ 、 $E_q$  は逐次減少して零に近づいていく。

## 【 0 0 2 1 】

従って、等化誤差  $E_i$ 、 $E_q$  が十分に小さな値になったら、伝送路の状態によって発生することがある波形歪み等の影響をなくすようにするため、受信側で受信された信号が自動等化器 9 により等化され、誤りのないデータの再生が可能になっている状態が得られたことになり、最適な等化特性の設定が得られることになる。

## 【 0 0 2 2 】

ところで、このようにして受信側での等化特性の設定が得られたら、ここでスイッチ回路 15 A、15 B を接点 a 側に戻し、本来のデータの伝送動作に移行するのであるが、このとき、送信側では、受信側で等化特性の設定が終わった時点を知る術がない。

## 【 0 0 2 3 】

そこで、従来は、受信側でのトレーニング信号による等化特性の設定にかかる時間を見込んで、予めトレーニング信号の送出時間を決めておき、この時間が経過したら、その時点でトレーニング信号の送信を止め、本来のデータの伝送動作に移行するようにしていた。

## 【 0 0 2 4 】

そして、このようにしてトレーニング信号が途切れると、これが受信側のトレーニング信号同期検出器 12 により検出され、この時点でスイッチ回路 15 A、15 B を接点 a 側に切替える。

従って、この後は、データ信号  $I_a$ 、 $Q_a$  が識別器 10 に入力されるようになり、この結果、P/S 変換器 11 から直列データ信号が出力されるという通常のデータ伝送動作に移行することになる。

## 【 0 0 2 5 】

ところで、このようにして、自動等化器 9 の等化特性の設定を終え、データ伝送処理に移行した後で、データ信号が受信されている状態のとき、例えば位相ヒットや振幅ヒット、瞬断などが発生し、伝送路の状態が急変したとすると、自動等化器 9 では等化状態でなくなり、いわゆる発散状態になってしまうことがある。

## 【 0 0 2 6 】

この場合、トレーニング信号を用いなくてデータ信号によって自動等化器 9 を等化状態にすることは難しく、たとえ何らかの方法により等化状態にすることができたとしても、それまでには非常に長い時間がかかってしまう。

## 【 0 0 2 7 】

ここで、データの伝送に代えて、送信側からトレーニング信号を送信してやれば、短時間で再び受信側の自動等化器 9 を等化状態にすることができるが、このためには、受信側で自動等化器 9 の発散状態が生じたことを送信側で検出する必要がある。

## 【 0 0 2 8 】

このとき、データの伝送が双方向に行なわれている場合には、この自動等化器 9 が発散状態となったことも、その双方向データ伝送に関わる何らかの方法により受信側から送信側に伝送できるかも知れないが、データ伝送が片方向の場合には、これも不可能である。

## 【 0 0 2 9 】

そこで、従来技術では、図 8 に示すように、受信側での自動等化器の等化状態とは無関係に、トレーニング信号 D T を常時、所定の周期で、本来のデータ信号 D A と交互に送信し、受信側では、トレーニング信号 D T が受信されたら、たとえ自動等化器が発散していなくても、このトレーニング信号 D T による自動等化器の等化設定処理が実行されるようにしていた。

## 【 0 0 3 0 】

自動等化器に発散が発生したときは、受信側では正しいデータの再生ができなくなるので、ビット誤りとなってしまう。

しかし、データ信号伝送中、自動等化器に発散が生じたとしても、所定期間後にはトレーニング信号が必ず送信されるので、周期毎に送られてくる次のトレーニング信号が受信された時点で等化処理が実行され、再び等化状態に復旧することができる。

## 【 0 0 3 1 】

従って、この従来技術によれば、たとえ自動等化器が発散状態になったとして

も、データ信号の伝送にビット誤りが生じるのは、次にトレーニング信号が受信され、再び等化状態になるまでの期間に限定され、トレーニング信号が受信されて、等化状態になった後は、また誤りのない正しいデータ信号を再生することができる。

## 【0032】

## 【発明が解決しようとする課題】

上記従来技術は、トレーニング信号の伝送に伴う伝送効率の低下に配慮がされておらず、データ伝送誤りと伝送効率が、トレーニング信号の伝送頻度によっては、一方を抑えると他方が増すという、いわゆるトレードオフ関係になってしまいうという問題があった。

## 【0033】

図8で説明したように、従来技術では、データ信号DAの送信に際して、その送信を期間Y毎に区切り、その間にトレーニング信号DTが挿入されるが、ここで、トレーニング信号DTが送信されている期間Xは、本来伝送すべきデータ信号DAは送信できないので、トレーニング信号DTが送信された分、データ伝送効率は低下してしまう。

## 【0034】

いま、図8に示すように、期間Yでの1回当りのデータ信号DAの送信時間を $t_d$ 、期間Xでの1回当りのトレーニング信号の送信時間 $t_t$ とすると、トレーニング信号DTの送信周期は $(t_d + t_t)$ となり、伝送効率は $t_d / (t_d + t_t)$ となるので、このデータ信号の伝送効率を上げるには、1回当りのトレーニング信号の送信時間 $t_t$ をなるべく短くし、トレーニング信号の送信周期 $(t_d + t_t)$ はなるべく長くなるようにする必要がある。

## 【0035】

ここで、1回当りのトレーニング信号の送信時間を短くするには、等化アルゴリズムの選択と自動等化器のタップ数に依存するが、データ信号伝送のビットレートが高く、伝送速度が速い場合には、等化アルゴリズムと併せて、その実現に使用するハードウェアの動作速度が無視できなくなる。

## 【0036】

つまり、或る等化アルゴリズムによれば、理論的には短いトレーニング信号での等化が可能であったとしても、それを実現するためのハードウェアの動作速度がトレーニング信号の長さに比較して遅い場合には、1回当りのトレーニング信号を短くすることは不可能で、ハードウェアの動作速度に合わせた長さのトレーニング信号としなければならない。

## 【0037】

例えば、変調速度が13.5Mbaud のシステムで、複素数形自動等化器のタップ数が30タップで、等化アルゴリズムとして最小誤差を用いた場合、等化状態になるまでに、およそ1 msec～10 msec の処理時間が必要である。

## 【0038】

しかしながら、トレーニングにこれだけの時間が必要であるとすると、実際にデータを伝送する期間をトレーニング時間の少なくとも10倍にするようにし、データ伝送効率が極端に低下しないようにする。できれば50倍～100倍以上にすることが理想的である。

## 【0039】

ここで、例えばデータ伝送時間  $t_d$  をトレーニング伝送時間  $t_t$  の50倍にしたとすれば、伝送効率は98% ( $49 \div 50 = 0.98$ ) になり、トレーニング信号DTの伝送による効率低下はかなり少なくて済む。

## 【0040】

ところが、このデータ伝送時間  $t_d$  は、あまり長く取ると、データ受信中に自動等化器の発散が発生した場合、次のトレーニング信号を受信するまでの時間が長くなってしまい、受信側でのビットエラーが長い間続き、データ伝送誤りが多くなってしまう。

## 【0041】

例えば、上記のように、トレーニング伝送時間  $t_t$  が、最小でも1 msec 必要であるとすると、この場合は、データ伝送時間  $t_d$  は、最小でも50 msec とかなり長くなってしまい、もしもエラーがデータ伝送期間  $t_d$  のほとんどを占めてしまうと、長いビットエラー期間になってしまう。

## 【0042】

従って、従来技術では、データ伝送誤りと伝送効率がトレードオフ関係になってしまい、データ伝送誤りを抑え、且つ、伝送効率を上げる点に問題を生じてしまうのである。

本発明の目的は、データ伝送誤りを抑えながら十分に伝送効率の向上が図れるようにした多値デジタル信号復調回路を提供することにある。

#### 【 0 0 4 3 】

##### 【課題を解決するための手段】

上記目的を達成するため、本発明は、データ信号と自動等化器用のトレーニング信号を交互に受信し、受信されたトレーニング信号に基づいて、データ信号の復調に必要な等化特性を自動的に更新設定する方式の自動等化回路において、データ再生用の自動等化器と等化トレーニング用の自動等化器とを設け、前記トレーニング信号が受信されたとき、それを逐次一旦メモリに格納した上で所定の時点で逐次読出し、前記等化トレーニング用の自動等化器を用いて等化特性を更新する処理を実行し、この更新結果を前記データ再生用の自動等化器に逐次設定することにより前記データ信号の復調に必要な等化特性が更新されて行くようにしたものである。

#### 【 0 0 4 4 】

このとき、更に、前記データ再生用の自動等化器の入力に、トレーニング信号とデータ信号の1回分の伝送に要する時間と同じ遅延時間を有する遅延回路が設けられるようにしてもよい。

#### 【 0 0 4 5 】

この結果、本発明によれば、自動等化器のタップ更新処理に時間がかかることを前提にした上で、データ伝送効率を下げず、また、自動等化器が発散しても、復旧するまでの時間が短くでき、受信側でのビットエラーが少なくできることになる。

#### 【 0 0 4 6 】

つまり、トレーニング信号の時間を自動等化のタップ更新に必要な時間とは無関係に、等化アルゴリズムで必要とするトレーニング信号データ量を送ることができる長さとし、その時間をより短くすることで、データ伝送期間の時間を伝送

効率のより高い長さに設定するものである。

【0047】

具体的には、受信したトレーニング信号を一旦メモリに格納し、データを再生するためのデータ再生用の自動等化器とは別に等化トレーニング用の自動等化器を備え、メモリに格納された情報を用いて等化トレーニング用の自動等化器のタップ係数の更新処理を行ない、データを受信するのと並行して、この更新処理を行なうので、データも受信可能となる。

【0048】

そして、次のトレーニング信号が受信されたとき、等化トレーニング用の自動等化器で等化状態となった各タップ係数値をデータ再生用の自動等化器のタップにそれぞれ書き込みを行なう。

そうすることにより、1周期遅れではあるが、自動等化器のタップ係数は適応的に更新されていくことになる。

【0049】

そうすることにより、データ伝送効率が下がらず、しかも受信側の自動等化器の発散からの復旧が早くなり、ビットエラーが発生している期間を短くすることができる。

また、適応的にタップ更新が行われるので、伝送路の特性の時間的な変化に対しても追従することができ、常に等化状態を保ちながら正しくデータの伝送を行なうことが可能となる。

【0050】

【発明の実施の形態】

以下、本発明による自動等化回路について、図示の実施の形態により、詳細に説明する。

図1は、本発明の一実施形態で、ここで、アナログBPF1からP/S変換器11までの構成は、図5で説明した従来技術による自動等化回路と同じである。

【0051】

そして、アナログBPF1に入力された搬送波周波数 $f$ の変調波信号が、P/S変換器11から復調された受信データ信号として得られ、このとき更にトレ

ニング信号同期検出器 1 2 とタップ係数更新器 1 3、それにトレーニング信号発生回路 1 4 を備え、これにより、結果的に自動等化器 9 の等化特性が設定され、正しい受信データが復調されるように構成されている点も同じである。

【 0 0 5 2 】

従って、まず、この図 1 の実施形態が、図 5 の従来技術と異なる点は、ロールオフフィルタ 8 A、8 B の出力にトレーニング信号が現れたら、それを一旦、メモリ 2 1、2 2 に記憶させるように構成した点にある。

そして、このため、スイッチ回路 2 0 A、2 0 B が設けてある。

【 0 0 5 3 】

次に、この図 1 の実施形態が、図 5 の従来技術と異なる点は、自動等化器 9 とは別に、更に等化トレーニング用として、本来のデータ再生用の自動等化器 9 と全く同じ構成の自動等化器 2 3 が設けてある点にある。

【 0 0 5 4 】

そして、まず、この自動等化器 2 3 に、所定の時点で、メモリ 2 1、2 2 から読出したトレーニング信号を入力し、タップ係数更新器 1 3 を動作させ、所定の等化状態が得られるまで、自動等化器 2 3 のタップを更新して行くようにする。

【 0 0 5 5 】

こうして自動等化器 2 3 によりトレーニング処理を行った結果、タップが更新され、所定の等化状態が得られたら、その後、このタップ更新結果を自動等化器 9 に与え、この時点で始めて自動等化器 9 のタップが設定され、等化状態が得られるようにしてある。

【 0 0 5 6 】

このため、一方ではスイッチ回路 2 4 A、2 4 B を設け、これによりトレーニング信号が受信されているときは、自動等化器 9 の出力信号 I a、Q a が識別器 1 0 の入力から切り離されるように構成し、他方ではスイッチ 2 5 を設け、これにより所定の時点で、自動等化器 2 3 に設定されたタップ設定結果が自動等化器 9 に与えられるように構成してある。

【 0 0 5 7 】

従って、スイッチ回路 2 0 A、2 0 B は、トレーニング信号同期検出器 1 2 に



より、トレーニング信号が検出されている期間だけ閉じるように制御され、スイッチ回路 24 A、24 B は、反転回路 26 の存在により、スイッチ回路 20 A、20 B とは反対に、トレーニング信号が検出されている期間だけ開くように制御される。なお、スイッチ回路 25 の動作タイミングについては後述する。

## 【0058】

次に、この図 1 の実施形態の動作について、図 2 のタイミング図により説明する。

まず、この実施形態による自動等化回路の適用に際しては、上記した従来技術と同じく、送信側では、図 8 に示すように、トレーニング信号 DT とデータ信号 DA を、期間  $t_t$  と期間  $t_d$  毎に交互に周期的に送信するようにしてある。

## 【0059】

従って、データ伝送動作が開始されると、図 1 の自動等化回路では、図 2 (a) に示すように、トレーニング信号 DT とデータ信号 DA が交互に受信される。

ここで、期間 X はトレーニング信号 DT が送信されている期間を表わし、期間 Y はデータ信号 DA が送信されている期間を表わす。

## 【0060】

そこで、トレーニング信号同期検出器 12 は、図 2 (a) の受信信号に応じて動作し、図 2 (e) に示すように、トレーニング信号 DT が検出されているとき ON (オン) になり、データ信号 DA が検出されているときは OFF (オフ) になる制御信号 S1 と、図 2 (f) に示すように、この制御信号 S1 が ON から OFF になる時点でパルス状に ON になる制御信号 S2 を発生するように構成されている。

## 【0061】

従って、各スイッチ回路の動作タイミングは、夫々図 2 の (e)、(f)、(g) に示す通りになる。

なお、ここでは、理解を容易にするため、図示の時刻  $t_0$  で信号の送信が開始され、復調動作が開始されたものとして説明する。

## 【0062】

まず、時刻  $t_0$  では、図 2 (e) に示すように、スイッチ回路 20 A、20 B が ON にされる。

この結果、トレーニング信号DTが受信されている期間Xでは、ロールオフフィルタ8A、8Bの出力信号Ir、Qrはメモリ21、22に供給され、従ってこれらのメモリ21、22には、時刻 $t_0$ からトレーニング信号DTが格納されて行く。

## 【0063】

このときトレーニング信号同期検出器12は、ロールオフフィルタ8A、8Bの出力信号Ir、Qrを入力し、トレーニング信号DTが受信されている間、このトレーニング信号DTと同期してロールオフフィルタ8A、8Bの出力信号Ir、Qrが、図2(b)に示すように、メモリ21、22に格納されるようにする。

## 【0064】

一方、このとき、自動等化器9の出力信号Ia、Qaは、スイッチ回路24A、24Bが、図2(g)に示すように、OFFされているので、識別器10には入力されない。

## 【0065】

次に、この期間Xに続く次のデータ信号DAが受信されている期間Yでは、まず、図示の時刻 $t_1$ からタップ係数更新器13が動作を開始し、図2(c)に示すように、期間 $t_s$ においてメモリ21、22から読出したデータ信号Ir'、Qr'により、上記した従来技術のときと異なりタップ更新処理が期間DTの長さに係りなく行える様にして、自動等化器23によるトレーニング処理が実行される。

## 【0066】

そして、このときメモリ21、22から読出したトレーニング信号DTのデータ信号Ir'、Qr'による自動等化器23の出力信号Ia'、Qa'と、トレーニング信号発生器14から供給されている基準のトレーニング信号It、Qtとの差を最小にするタップが得られるまで、タップ係数更新器13によるタップの更新が実行され、処理時間 $t_s$ が経過した時点で上記した差が最小になり、タップの更新処理が終了する。

## 【0067】

また、この期間Yでは、図2(g)に示すように、スイッチ回路24A、24B

がONされるので、自動等化器 9 の出力信号  $I_a$ 、 $Q_a$  はそのまま識別器 10 に入力され、この結果、時刻  $t_1$  からのデータ信号 DA を復調したデータが P/S 変換器 11 から出力されていることになる。

【0068】

そして、時刻  $t_3$ 、すなわち時刻  $t_2$  からのトレーニング信号 DT の送信が終わり、次の期間 Y が始まる直前で、再び図 2 (f) に示すように、スイッチ回路 25 が短時間閉じられるが、この時刻  $t_3$  では、図 2 (c) に示すように、自動等化器 23 によるタップの更新が済んでいる。

【0069】

そのときスイッチ回路 25 を介して、このタップの更新結果が自動等化器 9 に設定され、この結果、以後、自動等化器 9 による正しい等化を受けたデータ信号 DA が復調され、P/S 変換器 11 から出力されることになる。

そして、時刻  $t_3$  以後は、再び上記した時刻  $t_1$  から時刻  $t_3$  までの動作を繰り返す。

【0070】

従って、この図 1 の復調回路では、データの送信が開始され、データが受信された後、そこに含まれてトレーニング信号 DT が 2 回、受信された時点で自動等化器 9 は正しい等化状態にされ、以後、トレーニング信号 DT が現れる毎に、1 回前のトレーニング信号 DT による自動等化器 23 のタップの更新が行われ、このタップ更新結果が、次のトレーニング信号 DT が現れる毎に、自動等化器 9 に与えられ、タップ更新されるという動作が繰り返されることになる。

【0071】

この結果、この実施形態によれば、データ伝送中、たとえ自動等化器 9 が発散状態になったとしても、データ伝送にビット誤りが生じてしまうのは、次にトレーニング信号 DT が受信されるまでの期間に限定され、トレーニング信号が受信された後は、再び誤りのない正しいデータを再生することができる。

【0072】

ところで、この復調回路の場合、図 2 から明らかなように、タップ係数更新器 13 によるタップ係数の更新処理時間  $t_s$  は、トレーニング信号 DT の送信期間

$t_t$  内に限られるのではなくて、それよりも長くでき、最大では、データ信号 D A の送信期間  $t_d$  を越え、これらの期間の和 ( $t_t + t_d$ ) に近い長さになっても良いことが判る。

## 【0073】

そこで、メモリ 21、22 から、そこに記憶しておいたトレーニング信号 D T をデータ信号  $I_r'$ 、 $Q_r'$  として読出するとき、その読出速度をタップ係数更新器 13 によるタップ係数の更新処理速度に合わせて読出してやれば、タップ係数更新器 13 によるタップ係数の更新処理速度が遅くて、トレーニング信号 D T の送信期間  $t_t$  の間における処理量ではタップが更新できない場合でも、問題無く、充分に対応できることになる。

## 【0074】

つまり、この場合、更新処理時間  $t_s$  が長くても、それには関係なくトレーニング信号 D T の期間  $t_t$  を、等化アルゴリズムに依存するが、短くできることになり、この結果、データ信号 D A の送信期間  $t_d$  に比べトレーニング信号 D T の送信期間  $t_t$  をより短くすることができる。

## 【0075】

この結果、この実施形態によれば、タップ係数更新器 13 によるタップ係数の更新処理速度に限定されることなく、トレーニング信号 D T の送信期間  $t_t$  をデータの変調速度に応じて十分に短縮させることができ、データ伝送誤りの増加を伴うことなく、伝送効率を十分に向上させることができる。

## 【0076】

ここで、上記実施形態におけるデータ伝送誤りと伝送効率について、具体的に説明する。

まず、ここで、データの変調速度が 13.5 Mbaud で、トレーニング信号には 256 シンボルを割り当て、データ信号には 18944 シンボルを割り当てたとする。

そうすると、この場合、

$$t_t = 256 / 13.5 \text{ Mbaud} = 18.96 \mu\text{sec}$$

$$t_d = 18944 / 13.5 \text{ Mbaud} = 1403 \mu\text{sec}$$

となる。

【0077】

そうすると、この場合、データ伝送効率 $\eta$ は、

$$\begin{aligned}\eta &= t_d / (t_d + t_t) \\ &= 18944 \div (18944 + 256) = 98.7\%\end{aligned}$$

となるので、ほとんど100%に近い、極めて高いデータ伝送効率を得ることができる。

【0078】

また、自動等化器に発散が発生して全てのデータが正しく伝送できなかった場合、データの誤りが継続してしまう期間は、データ信号に割り当てた期間と同じになる。

そうすると、この場合、データ誤りが継続してしまう期間は、最大でも1.4 msec ( $\doteq 1403 \mu\text{sec}$ )となり、十分に短い期間に抑えることができる。

【0079】

一方、従来技術の場合は、上記したように、トレーニング信号の継続期間として1～10 msec 必要であるから、いま、これを5 msec と仮定したとすると、データ伝送効率 $\eta$ を同じにするには、1回当りのデータ伝送期間を370 msec ( $= 5 \text{ msec} \times (18944 \div 256)$ )にしなければならない。

そうすると、すべてのデータが正しく伝送できなかった場合、従来技術では、データ誤りは370 msec もの長い時間にわたり継続してしまうことになる。

【0080】

しかして、このときデータ誤りが生じてしまう期間を、上記本発明の実施形態と同じにするためには、データ伝送期間を1.4 msec にしなければならないが、そうすると、トレーニング信号期間が上記したように5 msec なので、データ伝送効率は、21.9% ( $= 14 \div (5 + 1.4)$ )と極端に低下してしまう。

【0081】

従って、本発明の実施形態によれば、データ伝送誤りの増加を抑え、且つ、伝送効率は充分に向上できることになる。

また、このとき、本発明の実施形態では、1.4 msec 毎にトレーニング信号

を繰り返し伝送するので、伝送路の特性の変化に対しても充分に追従することができ、従って、精度のよい等化特性を常に容易に保つことができる。

## 【 0 0 8 2 】

次に、本発明の他の実施形態について、図 3 により説明する。

この図 3 の実施形態は、図示のように、各ロールオフフィルタ 8 A、8 B と、自動等化器 9 の間に、夫々遅延回路 2 7 A、2 7 B を挿入したもので、その他の構成は、図 1 の実施形態と同じである。

## 【 0 0 8 3 】

遅延回路 2 7 A、2 7 B は夫々所定の遅延時間  $\tau$  を有し、ロールオフフィルタ 8 A、8 の出力信号  $I_r$ 、 $Q_r$  に、この所定の遅延時間  $\tau$  を与え、遅延出力信号  $I_{rD}$ 、 $Q_{rD}$  として自動等化器 9 に供給する働きをする。

ここで、この所定の遅延時間  $\tau$  は、1 フレーム分のデータ信号の伝送に要する時間、つまりトレーニング信号 DT とデータ信号 DA の 1 回分の伝送時間、すなわち  $\tau = t_t + t_d$  時間(図 8 参照)に設定してある。

## 【 0 0 8 4 】

次に、この図 3 の実施形態の動作について、図 4 のタイミング図により説明する。

ここで、この図 4 のタイミング図は、図 2 のタイミング図に、図(h)として、遅延回路 2 7 A、2 7 B の出力信号  $I_r$ 、 $Q_r$  のタイミング図を付加したものであり、その他の図形は同じである。

## 【 0 0 8 5 】

そして、更に説明のため、同図(a)に示してあるトレーニング信号 DT とデータ信号 DA に番号 0、1、2、……、が付してあり、これに対応して、同図(h)でのトレーニング信号 DT とデータ信号 DA にも番号 0、1、2、……、が付してあり、図(a)と図(h)で、同じ番号の信号が対応していることを表している。

## 【 0 0 8 6 】

いま、ここで、図 2 (a)の時刻  $t_0$  で、ロールオフフィルタ 8 A、8 B から出力されたトレーニング信号が DT 1 であったとすると、このトレーニング信号 DT 1 が、同図(b)に示すようにしてメモリ 2 1、2 2 に取込まれ、これにより自

動等化器 2 3 による等化引き込み処理、すなわち、タップ更新が、図(c)に示すように実行され、こうして得られたタップ係数値が、図(d)に示すように、時刻  $t_3$  でスイッチ回路 2 5 を経由して自動等化器 9 に書き込まれる。

## 【 0 0 8 7 】

ところが、自動等化器 9 に対しては、ロールオフフィルタ 8 A、8 B の出力信号  $I_r$ 、 $Q_r$  が遅延回路 2 7 A、2 7 B により 1 フレーム分遅延されて入力されるので、タップ更新したときに使用したトレーニング信号 DT 1 及びそれに続くデータ信号 DA 1 に対して、遅延出力信号  $I_r D$ 、 $Q_r D$  でのトレーニング信号 DT 1 及びそれに続くデータ信号 DA 1 が丁度同期した形で自動等化器 9 にタップ係数値が書き込まれるようになる。

## 【 0 0 8 8 】

この場合、タップ更新処理までに 1 フレーム分の時間を要しているが、等価的には、トレーニング信号 DT 1 により等化引き込みをした後、すぐに同一フレームのデータ信号 DA 1 に等化特性が反映した形でタップ更新処理が与えられることになり、従って、この図 3 の実施形態によれば、各フレーム毎に、トレーニング信号 DT によるタップ更新処理の結果から直ちに、同一フレーム内のデータ信号 DA の等化が得られることになる。

## 【 0 0 8 9 】

図 1 の実施形態では、或る時点、例えば時刻  $t_0$  で受信されたトレーニング信号 DT 1 によって等化引き込み動作が行なわれた場合、その更新計算に時間がかかるため、そのタップ係数値が自動等化器 9 に反映されるのは、次のフレームのデータ信号 DA 2 になってしまい、1 フレーム時間遅れてタップ係数値の更新がなされる。

## 【 0 0 9 0 】

それでも、伝送路があまり変化しない場合には問題はないが、伝送路が短期間で変化しているときは、1 フレーム前の信号で求めた等化タップ係数値での等化特性では、伝送路の変化に追従が遅れ、正確な等化が得られなくなる虞れがあるが、この図 3 の実施形態では、すぐに反映された形になるので、伝送路の変化に対して十分追従することができる。

## 【0091】

従って、この図3の実施形態によれば、自動等化器に対するタップ係数値の設定が、受信信号に同期した状態にでき、この結果、追従特性が大きく改善され、伝送路の変化が多いときでも常に正しい受信データを容易に再生することができる。

## 【0092】

なお、以上の説明では、遅延回路27A、27Bの遅延時間 $\tau$ を1フレーム分の伝送時間に設定したが、フレームの長さとはタップ係数値の更新処理時間との関係で、遅延時間を2フレーム以上にしなければならない場合もあるが、その場合には遅延回路27A、27Bの遅延時間を、その時間に合わせて延ばせばよい。

## 【0093】

## 【発明の効果】

本発明によれば、自動等化器のタップ更新計算に時間がかかっても、トレーニング信号を長くする必要がないので、少ないデータ伝送誤りのもとで、十分に伝送効率の向上が図れ、この結果、高性能で信頼性の高い多値デジタル信号復調回路を容易に提供することができる。

## 【図面の簡単な説明】

## 【図1】

本発明による自動等化回路の一実施形態を示すブロック図である。

## 【図2】

本発明の一実施形態の動作を説明するためのタイミング図である。

## 【図3】

本発明による自動等化回路の他の一実施形態を示すブロック図である。

## 【図4】

本発明の他の一実施形態の動作を説明するためのタイミング図である。

## 【図5】

従来技術による自動等化回路の一例を示すブロック図である。

## 【図6】

多値デジタル信号の復調回路における自動等化器の一例を示すブロック図であ



る。

【図 7】

自動等化器の構成要素であるトランスバーサルフィルタの一例を示すブロック図である。

【図 8】

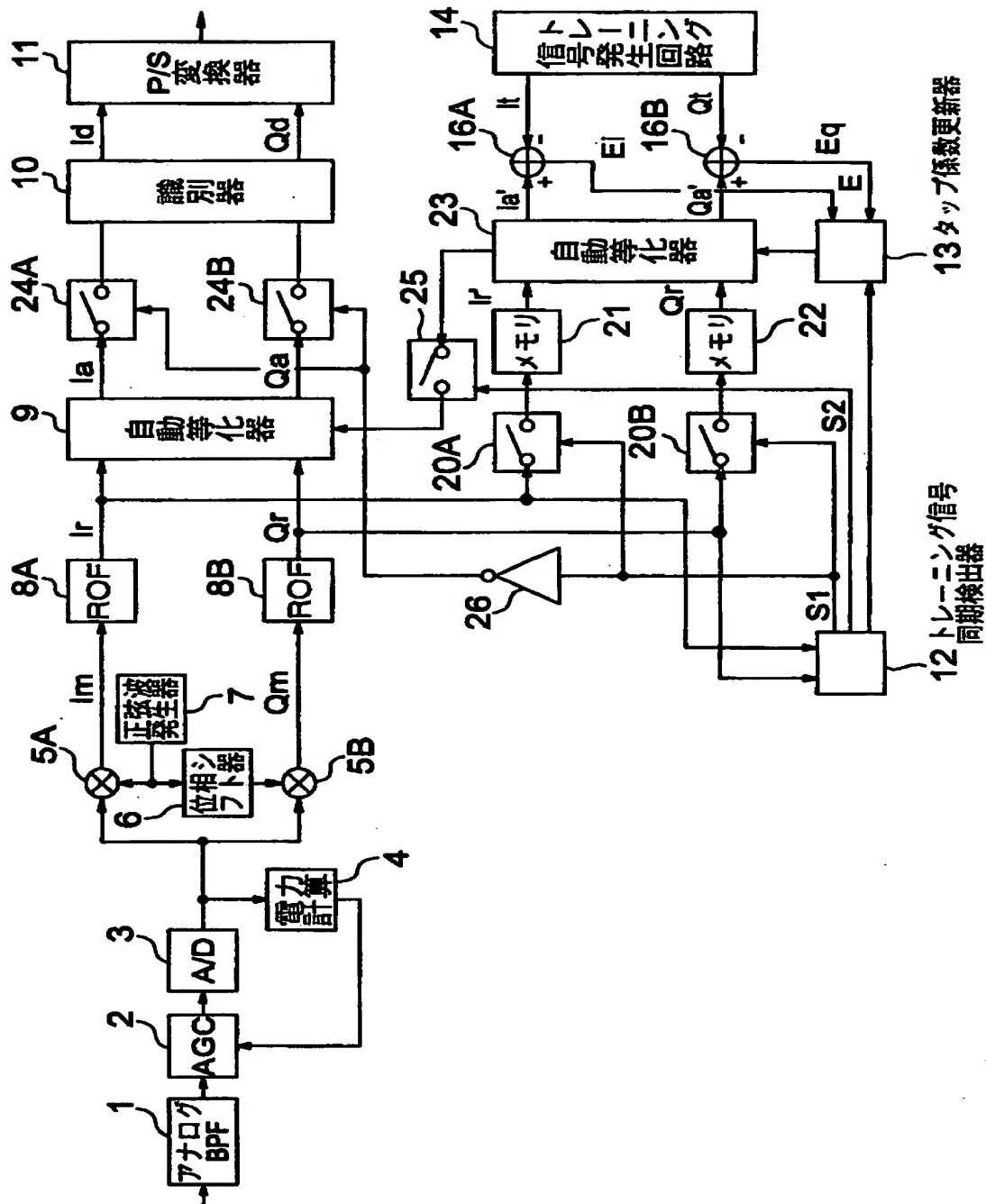
多値デジタル信号復調回路が対象とする信号の一例を示す説明図である。

【符号の説明】

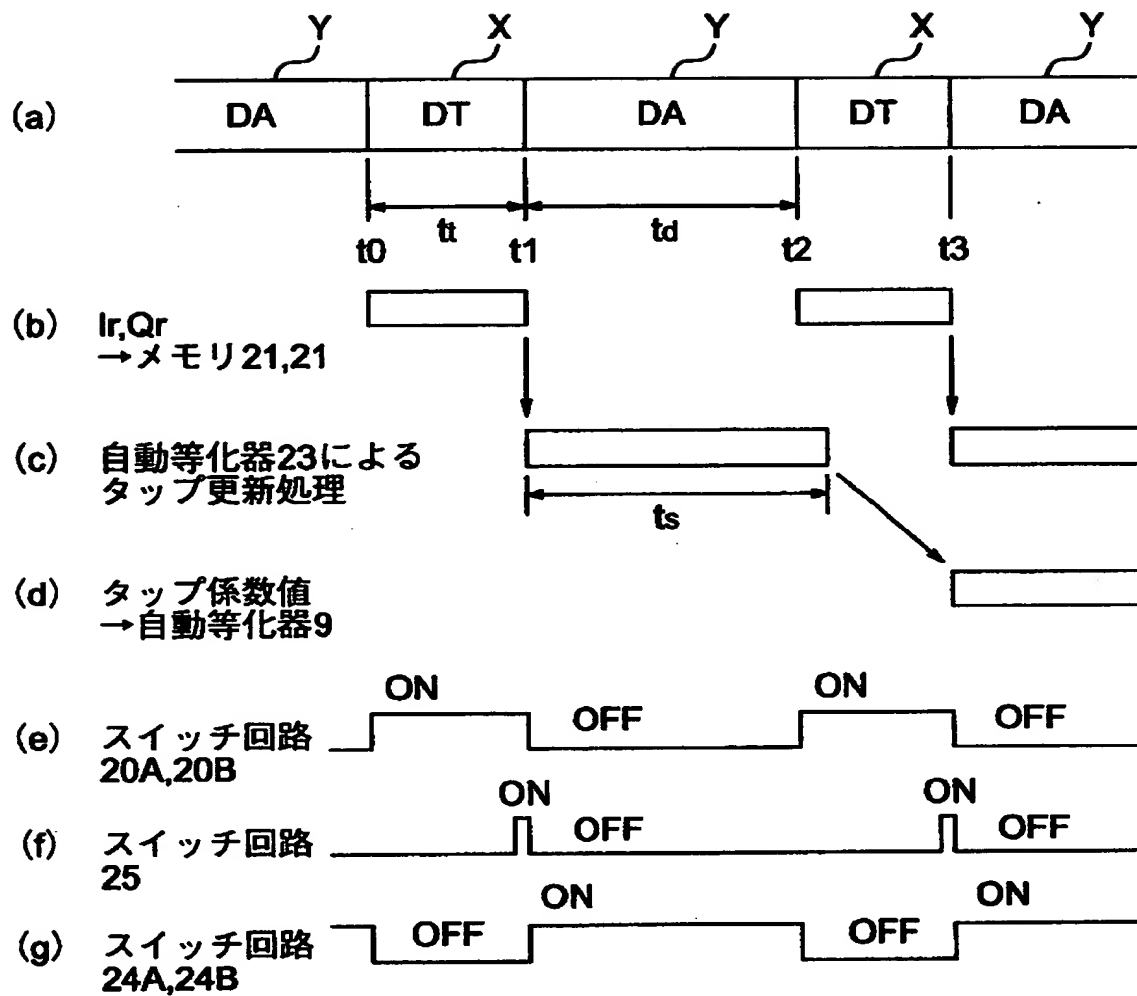
- 1 アナログ B P F (アナログ帯域ろ波器)
- 2 A G C (自動利得制御部)
- 3 A / D コンバータ (アナログーデジタル変換器)
- 4 受信電力計算器
- 5 A、5 B、1 9 2 乗算器
- 6 位相シフト器
- 7 正弦波発生器
- 8 A、8 B ロールオフフィルタ
- 9、2 3 自動等化器
- 1 0 識別器
- 1 1 P / S 直列変換器 (並列 / 直列変換器)
- 1 2 トレーニング信号同期検出器
- 1 3 タップ係数更新器
- 1 4 トレーニング信号発生回路
- 1 5 A、1 5 B、2 0 A、2 0 B、2 4 A、2 4 B、2 5 スイッチ回路
- 1 6 A、1 6 B、1 8 A、1 8 B 加算器
- 1 9 (1 9 A ~ 1 9 D) トランスバーサルフィルタ
- 2 1、2 2 メモリ
- 2 6 反転回路
- 2 7 A、2 7 B 遅延回路
- 1 9 1 遅延素子
- 1 9 3 総和器

【書類名】 図面

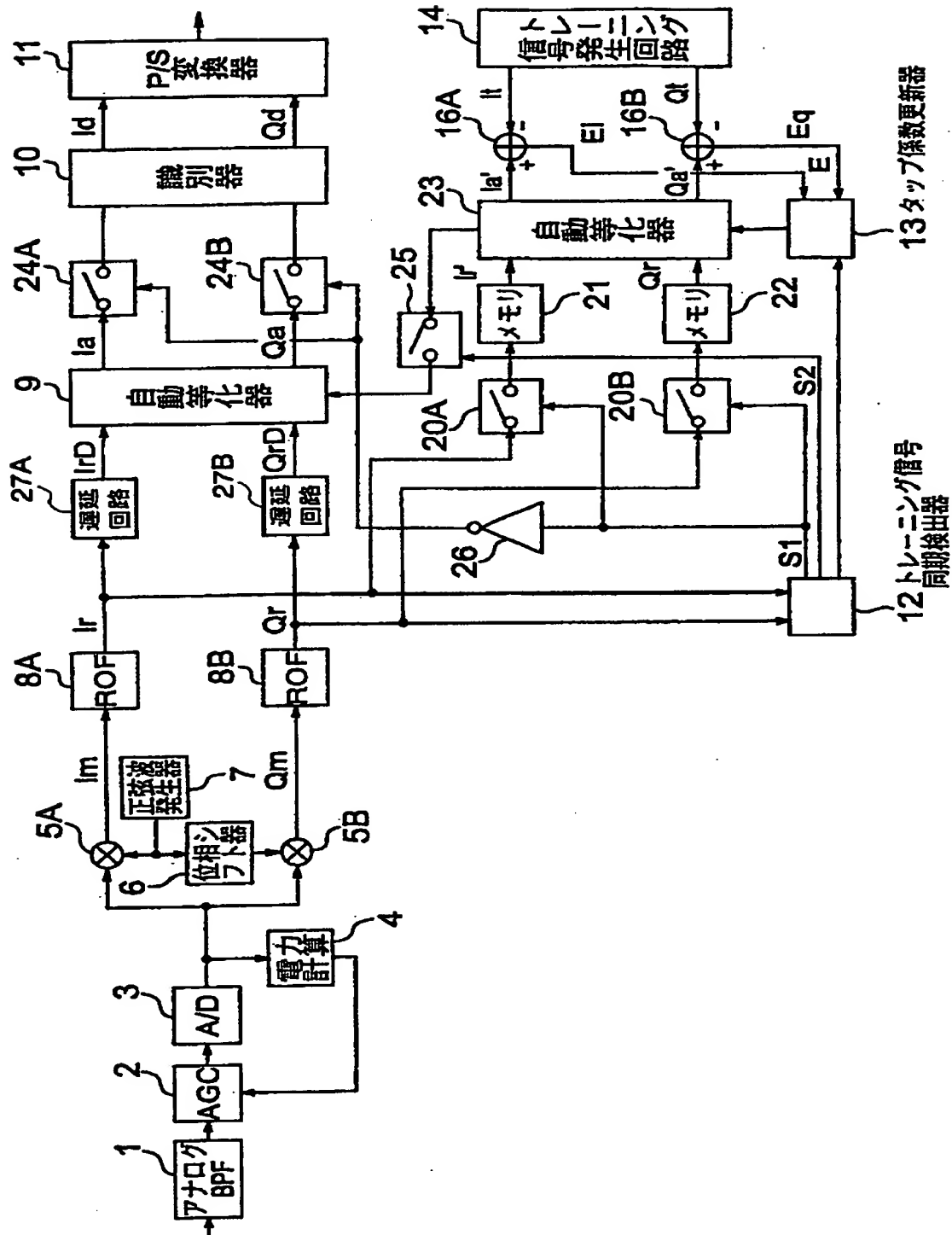
【図 1】



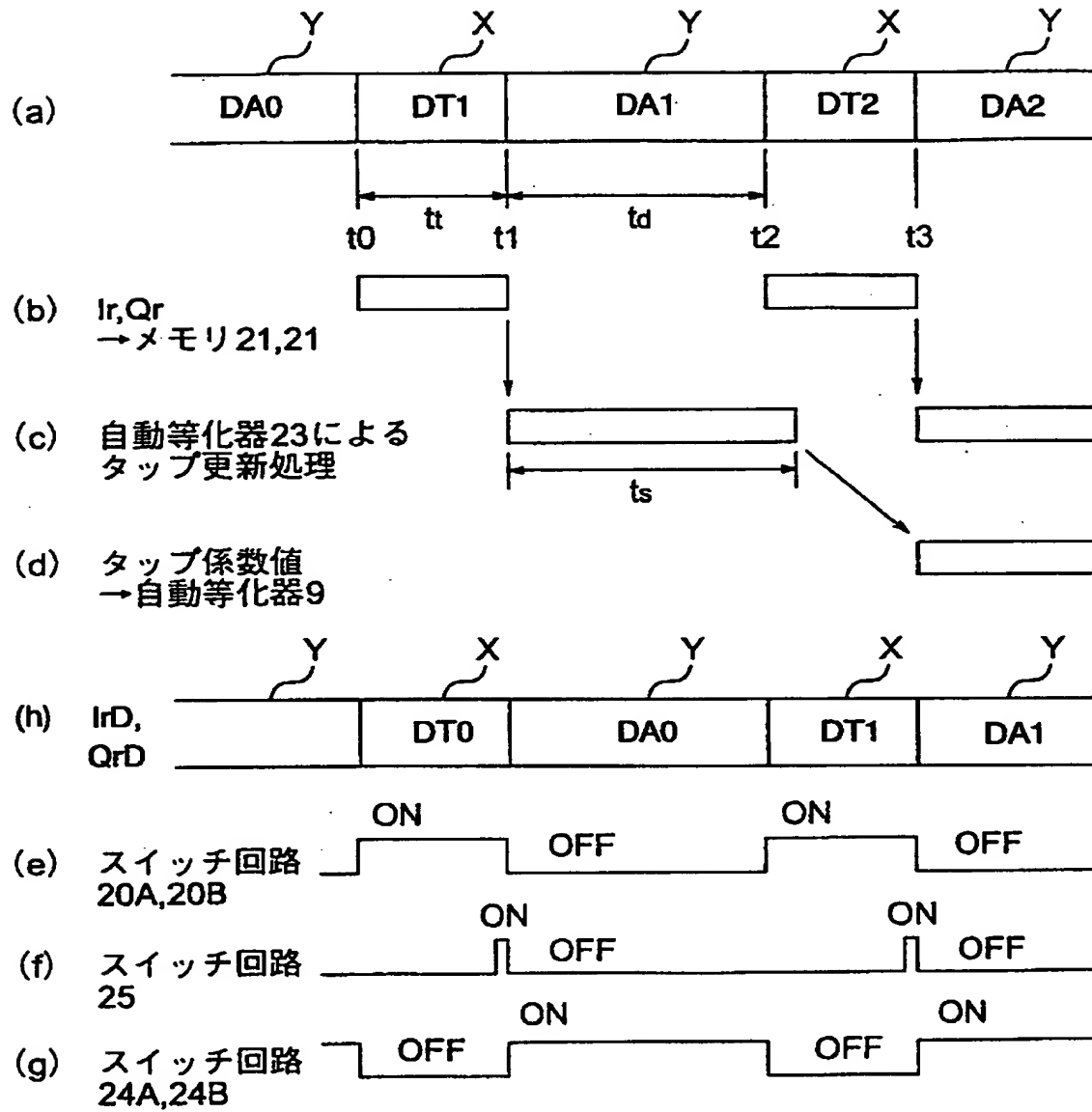
【図 2】



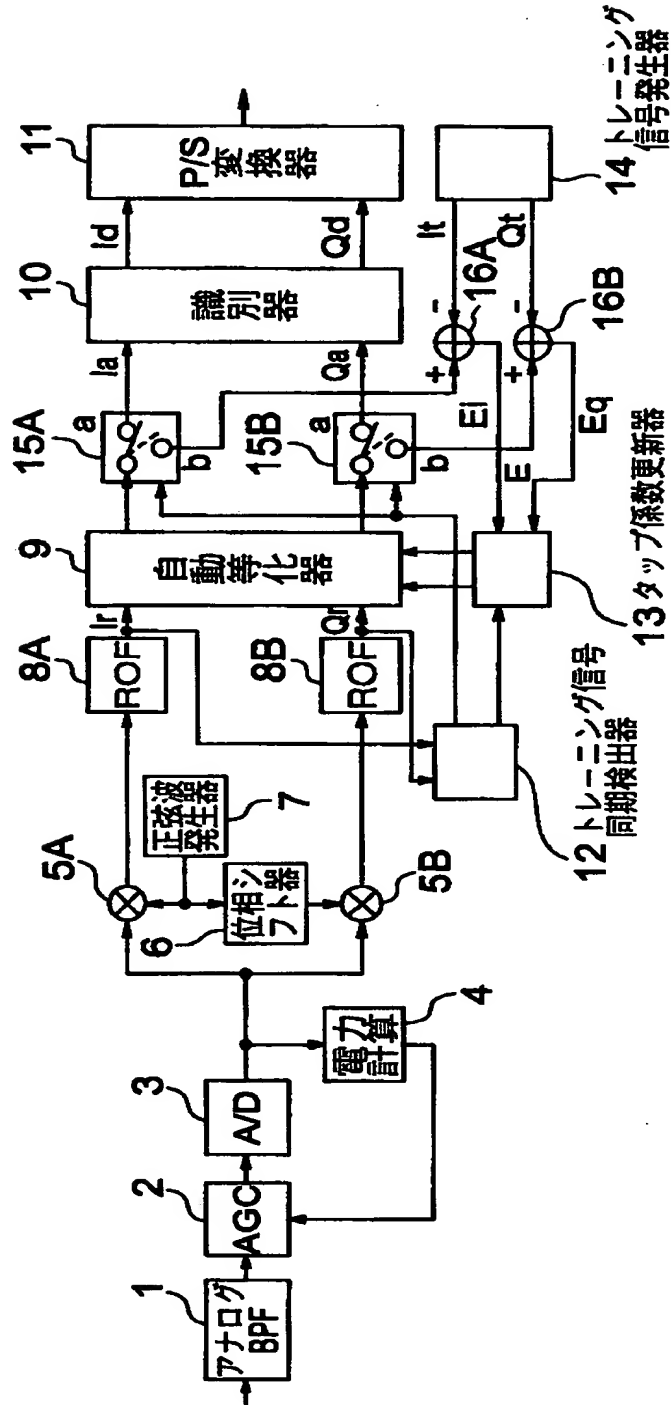
【図 3】



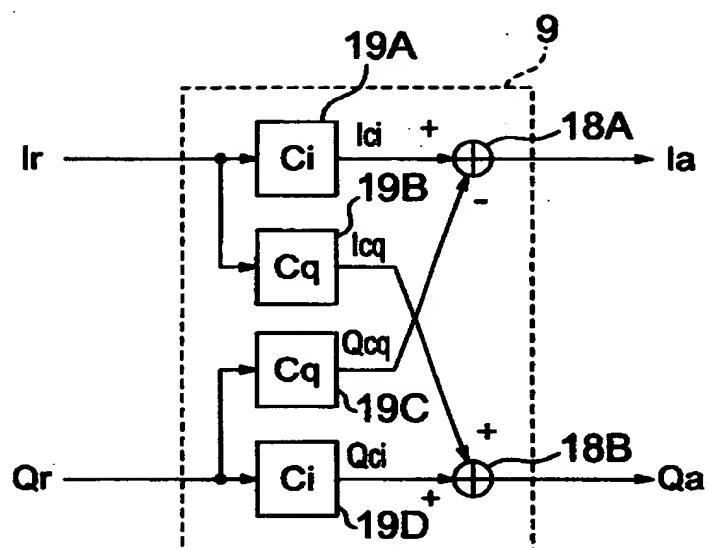
【図 4】



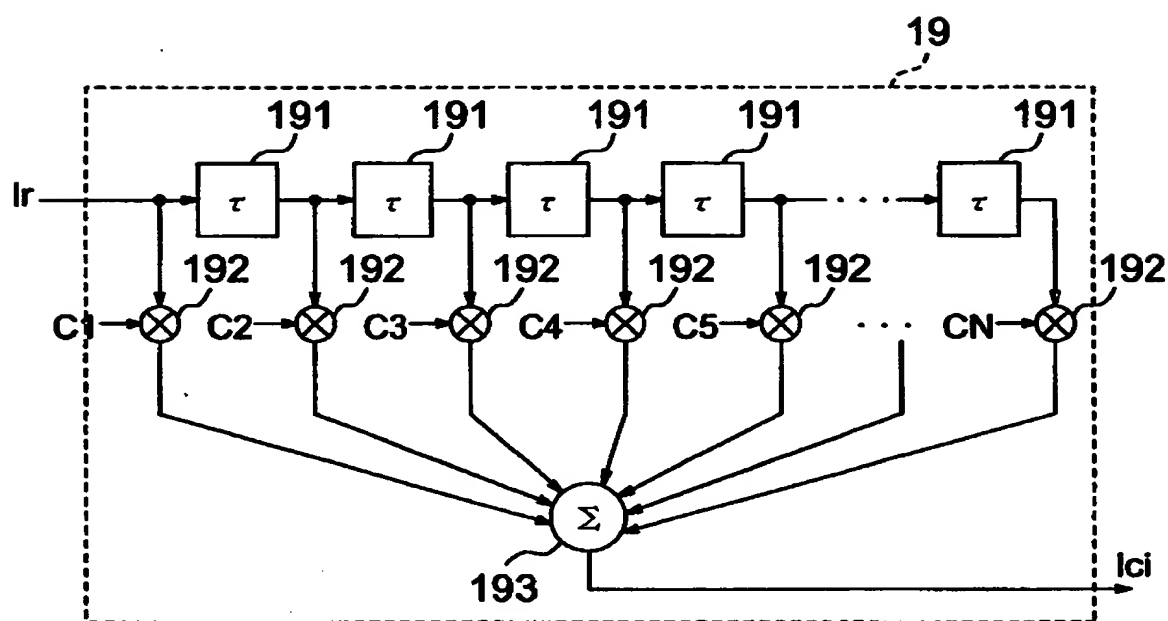
【図 5】



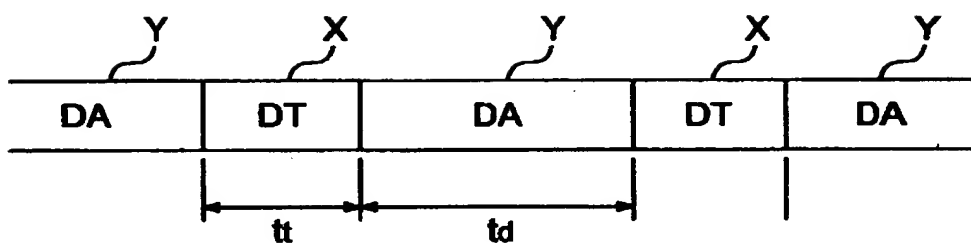
【図 6】



【図 7】



【図 8】





【書類名】 要約書

【要約】

【課題】 データ伝送誤りを抑えながら十分に伝送効率の向上が図れるようにした多値デジタル信号復調回路を提供すること。

【解決手段】 データを再生するための自動等化器 9 とは別に、等化用の自動等化器 2 3 を設け、受信したトレーニング信号を一旦メモリ 2 1、2 2 に格納した上で、所定の時点で、メモリ 2 1、2 2 に格納されているデータを読み出して等化用の自動等化器 2 3 のタップ係数の更新処理を行ない、その結果をデータ再生用の自動等化器 9 に与えて等化特性が設定されるようにしたものの。

【選択図】 図 1

ものを援用する。

認定・付加情報

特許出願の番号	特願2000-094670
受付番号	50001495974
書類名	出願人名義変更届（一般承継）
担当官	佐藤 一博 1909
作成日	平成12年12月 7日

<認定情報・付加情報>

【提出日】	平成12年11月20日
【承継人】	申請人
【識別番号】	000001122
【住所又は居所】	東京都中野区東中野三丁目14番20号
【氏名又は名称】	株式会社日立国際電気

出 願 人 履 歴 情 報

識別番号 [000005429]

1. 変更年月日 1994年 5月 6日

[変更理由] 住所変更

住 所 東京都千代田区神田和泉町1番地

氏 名 日立電子株式会社

特2000-094670

出 願 人 履 歴 情 報

識別番号

[000004352]

1. 変更年月日

1990年 8月 8日

[変更理由]

新規登録

住 所

東京都渋谷区神南2丁目2番1号

氏 名

日本放送協会

出 願 人 履 歴 情 報

識別番号 [000001122]

1. 変更年月日 1993年11月 1日  
[変更理由] 住所変更  
住 所 東京都中野区東中野三丁目14番20号  
氏 名 国際電気株式会社
2. 変更年月日 2000年10月 6日  
[変更理由] 名称変更  
住 所 東京都中野区東中野三丁目14番20号  
氏 名 株式会社日立国際電気
3. 変更年月日 2001年 1月11日  
[変更理由] 名称変更  
住 所 東京都中野区東中野三丁目14番20号  
氏 名 株式会社日立国際電気